# This Page Is Inserted by IFW Operations and is not a part of the Official Record

### **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

### IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problems Mailbox.

(19)

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

**PARIS** 

(11) Nº de publication :

2 800 911

(à n'utiliser que pour les commandes de reproduction)

(21) No d'enregistrement national :

99 13778

(51) Int Cl<sup>7</sup>: H 01 L 23/043, H 01 L 31/02

(12)

#### **DEMANDE DE BREVET D'INVENTION**

1.5

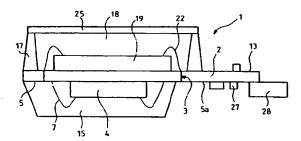
**A1** 

- 22 Date de dépôt : 04.11.99.
- (30) Priorité :

- (71) Demandeur(s) : STMICROELECTRONICS SA Société anonyme — FR.
- Date de mise à la disposition du public de la demande : 11.05.01 Bulletin 01/19.
- 56 Liste des documents cités dans le rapport de recherche préliminaire : Se reporter à la fin du présent fascicule
- Références à d'autres documents nationaux apparentés :
- (72) Inventeur(s): EXPOSITO JUAN et BRECHIGNAC REMI.
- 73 Titulaire(s):
- 74 Mandataire(s): CASALONGA ET JOSSE.

64 BOITIER SEMI-CONDUCTEUR OPTIQUE ET PROCEDE DE FABRICATION D'UN TEL BOITIER.

(57) Procédé de fabrication d'un boîtier semi-conducteur optique et boîtier semi-conducteur optique, dans lesquels la face avant d'un premier composant semi-conducteur (4) tel qu'un microprocesseur est fixée sur une face arrière d'une plaque support de connexion électrique (30), des premiers moyens de connexion électrique (7) relie ledit premier composant à ladite plaque support, la face arrière d'un second composant semi-conducteur (19) est portée par ladite plaque support, sa face avant comprenant un capteur optique (21), des seconds moyens de connexion électrique (22) relient ledit composant optique à ladite plaque support, ledit premier composant (4) est encapsuler dans un bloc d'enrobage (15), une paroi d'encapsulation en saillie (17) sur la face avant de ladite plaque support détermine une cavité (18) au fond de laquelle est disposé ledit composant optique (19), un couvercle est fixé sur l'extrémité avant de ladite paroi en saillie et au moins en partie transparent, et des moyens de connexion extérieure (28) disposés sur une partie découverte de ladite plaque support.



FR 2 800 911 - A

## Boîtier semi-conducteur optique et procédé de fabrication d'un tel boîtier

La présente invention concerne un procédé de fabrication d'un tel boîtier et un boîtier semi-conducteur optique.

Le but de la présente invention est de proposer une structure de boîtier semi-conducteur optique comprenant plusieurs composants semi-conducteurs et un procédé de fabrication d'un tel boîtier de telle sorte que ce boîtier présente un encombrement réduit et soit susceptible d'être utilisé immédiatement pour de préférence délivrer des données d'images à partir des données d'un composant semi-conducteur à capteur optique.

Selon un objet de l'invention, le procédé de fabrication d'un boîtier semi-conducteur optique consiste, successivement : à fixer sur une face arrière d'une plaque support de connexion électrique un premier composant semi-conducteur tel qu'un microprocesseur et à relier électriquement ce premier composant à ladite plaque support, à mouler sur la face arrière de ladite plaque support un bloc d'encapsulation dudit premier composant, à fixer par la face avant de ladite plaque un second composant semi-conducteur (19) dont une face avant comprend un capteur optique et à relier électriquement ce second composant à ladite plaque support, et à encapsuler ledit second composant sur la face avant de ladite plaque support.

Selon une variante l'invention, le procédé peut consister : à mouler sur la face arrière de ladite plaque support un bloc d'encapsulation dudit premier composant et sur la face avant de ladite plaque support la paroi en saillie d'une cavité, à fixer au fond de ladite cavité un second composant semi-conducteur dont une face avant comprend un capteur optique et à relier électriquement ce second composant à ladite plaque support, et à fermer ladite cavité par un couvercle au moins en partie transparent.

Selon une autre variante l'invention, le procédé peut consister à encapsuler ledit second composant (19) sur la face avant de ladite plaque support (2) grâce à un couvercle (54) en forme de cuvette.

35

30

1

5

10

15

20

5

10

15

20

25

30

Selon une variante d'exécution de l'invention, le procédé consiste à fixer ledit second composant sur la face avant de ladite plaque support.

Selon une autre variante d'exécution de l'invention, le procédé consiste à fixer ledit second composant sur la face avant dudit premier composant, au travers d'un passage de ladite plaque support.

Selon l'invention, le procédé peut avantageusement consister à relier électriquement ledit premier composant à ladite plaque support par des fils électriques.

Selon l'invention, le procédé peut avantageusement consister à relier électriquement ledit second composant à ladite plaque support par des fils électriques.

Selon l'invention, le procédé peut avantageusement consister à fixer et relier électriquement un organe de connexion électrique extérieure sur une partie découverte de ladite plaque support.

Selon l'invention, le procédé peut avantageusement consister à fixer et relier électriquement des billes de connexion électrique extérieure sur une partie découverte de ladite plaque support.

Selon l'invention, le procédé peut avantageusement consister à fixer et relier électriquement au moins un composant passif sur ladite plaque support.

Selon un autre objet de l'invention, le boîtier semiconducteur optique, comprend : une plaque support de connexion
électrique, un premier composant semi-conducteur tel qu'un
microprocesseur dont une face avant est fixée sur une face arrière de
ladite plaque support, des premiers moyens de connexion électrique
dudit premier composant à ladite plaque support, un second composant
semi-conducteur dont une face avant comprend un capteur optique et
dont une face arrière est portée par ladite plaque support, des seconds
moyens de connexion électrique dudit second composant à ladite
plaque support, un bloc d'encapsulage dudit premier composant sur la
face arrière de ladite plaque support, une cavité d'encapsulage au fond
de laquelle est disposé ledit second composant et dont la paroi est au
moins en partie transparente, et des moyens de connexion extérieure

disposés sur une partie découverte de ladite plaque support.

Selon l'invention, la paroi de ladite cavité peut avantageusement comprendre une paroi d'encapsulation en saillie sur la face avant de ladite plaque support et un couvercle fixé sur l'extrémité avant de ladit paroi en saillie et au moins en partie transparent.

Selon une variante, la paroi de ladite cavité peut avantageusement comprendre un couvercle en forme de cuvette.

Selon l'invention, lesdits composants sont de préférence fixés par une colle.

Selon l'invention, le boîtier peut comprendre au moins un composant passif disposé sur ladite plaque support.

Selon l'invention, lesdits premiers moyens de connexion électrique peuvent comprendre des fils électriques.

Selon l'invention, lesdits premiers moyens de connexion électrique peuvent comprendre des billes métalliques.

Selon l'invention, lesdits seconds moyens de connexion électrique peuvent comprendre des fils électriques.

Selon l'invention, ladite plaque support peut comprendre une partie évidée au fond de laquelle est fixé ledit premier composant.

Selon l'invention, ladite plaque support peut comprendre une partie évidée au fond de laquelle est fixé ledit second composant.

Selon l'invention, la face arrière dudit second élément peut avantageusement être fixée soit directement sur la face avant de ladite plaque support soit sur la face avant dudit premier élément au travers d'un passage traversant de ladite plaque support.

La présente invention sera mieux comprise à l'étude de boîtiers semi-conducteurs optiques et de leurs procédés de fabrication, décrits à titre d'exemples non limitatifs et illustrés par le dessin sur lequel :

- la figure 1 représente une première étape de fabrication d'un premier boîtier selon la présente invention, en vue de côté;
- la figure 2 représente une seconde étape de fabrication dudit boîtier;
  - la figure 3 représente une troisième étape de fabrication

35

30

5

10

15

20

- dudit premier boîtier selon une première variante d'exécution de ce dernier;
  - la figure 4 représente une quatrième étape de fabrication dudit premier boîtier;
  - la figure 5 représente une quatrième et dernière étape de fabrication dudit premier boîtier;
  - la figure 6 représente une vue de dessus dudit premier boîtier selon la figure 5 ;
  - la figure 7 représente une première étape de fabrication d'un second boîtier selon la présente invention, en vue de côté;
  - la figure 8 représente une seconde étape de fabrication dudit second boîtier;
  - la figure 9 représente une troisième étape de fabrication dudit second boîtier selon une première variante d'exécution de ce dernier;
  - la figure 10 représente une quatrième étape de fabrication dudit second boîtier;
  - la figure 11 représente une quatrième et dernière étape de fabrication dudit second boîtier;
  - la figure 12 représente une vue de dessus dudit second boîtier selon la figure 11;
  - et la figure 13 repré"sente une variante d'exécution de boîtiers précités.

En se reportant aux figures 1 à 6, on va tout d'abord décrire les différentes étapes de fabrication d'un boîtier semi-conducteur optique repéré d'une manière générale par la référence 1 et représenté terminé sur les figures 5 et 6.

En se reportant à la figure 1, on voit qu'on dispose, de façon préfabriquée, d'un substrat 2 constitué par une plaque support qui présente des lignes internes et/ou externes constituant un réseau 3 de connexions électriques et d'un premier composant semi-conducteur 4 tel qu'un microprocesseur ou coprocesseur.

Dans une première étape de fabrication, on fixe une face avant 5 du premier composant 4 sur une face arrière 6 de la plaque

35 ....

30

5

10

15

20

support 1, à plat sur cette dernière et par l'intermédiaire d'une couche de colle ou tout autre moyen. Puis, on fixe l'une des extrémités des fils électriques 7 sur des plots métalliques 8 formés en surface sur la face arrière 9 du composant 4 et on fixe l'autre extrémité des fils de connexion électrique 7 à des plots métalliques 10 du réseau 3, formés en surface sur la face arrière 6 de la plaque support 2 et à distance de la périphérie du composant 4.

Dans une seconde étape de fabrication représentée sur la figure 2, on installe la plaque support 2 et le composant 4 de la figure 1 tels que montés dans un moule 11 qui présente du côté de la face arrière 5 de la plaque 2, une cavité 12 dans laquelle s'étend le composant 4 et les fils de connexion électrique 7 et, du côté de la face avant 13 de la plaque support 2, une cavité annulaire 14.

Ensuite, on injecte une matière d'enrobage dans les cavités 12 et 14 du moule 11 de manière d'une part à encapsuler le composant 4 et les fils de connexion électrique 7 dans un bloc 15 et d'autre part à créer une paroi annulaire 17 déterminant une cavité 18 du côté de la face avant 13 de la plaque support 2. Puis, on procède au démoulage.

Dans une troisième étape de fabrication représentée sur la figure 3, on fixe par l'intermédiaire d'une couche de colle ou tout autre moyen, la face arrière d'un second composant semi-conducteur 19 sur la face avant 13 de la plaque support 2 et au centre du fond de la cavité 18, la face avant 20 du composant 19 présentant dans sa partie centrale un capteur optique 21.

Ensuite, on relie électriquement le composant optique 19 au réseau de connexion électrique 3 de la plaque support 2 en fixant l'une des extrémités des fils de connexion électrique 22 à des plots métalliques 23 formés en surface sur la face avant 20 du composant optique 19 autour du capteur optique 21 et en fixant l'autre extrémité des fils de connexion électrique 22 à des plots métalliques 24 du réseau 3, formés en surface sur la face avant 13 de la plaque support 1 et entre la périphérie du composant optique 19 et la paroi en saillie 17.

Dans une quatrième étape de fabrication représentée sur la figure 4, on ferme la cavité 18 grâce à un couvercle transparent 25

35

1

5

10

15

20

25

dont on fixe la périphérie sur l'extrémité 26 de la paroi moulée en saillie 17, le composant optique 19 et les fils de connexion électrique 22 se trouvant ainsi encapsulés dans la cavité 18 en avant de la face avant 13 de la plaque support 2.

Dans une cinquième étape de fabrication représentée sur la figure 5, on fixe des composants électroniques passifs 27 tels que des résistances et/ou des condensateurs, sur la partie découverte 5a de la face arrière 5 de la plaque support 2, située latéralement au bloc d'enrobage 15, ces composants électroniques 27 étant en même temps connectés électriquement au réseau de connexion électrique 3 de la plaque support 2.

De plus, on fixe et on relie électriquement au bord de la partie découverte 5a de la plaque support 2 un organe de connexion électrique extérieure 28. Cet organe 28 pourrait être remplacé par un dépôt sur la plaque support 2 d'une multiplicité de billes métalliques espacées.

On obtient ainsi, comme le montrent les figures 5 et 6, un boîtier semi-conducteur optique 1 complet, équipé d'un composant semi-conducteur optique 19 et de différents composants électroniques de traitement 4 et 27, reliés électriquement de façon adaptée par l'intermédiaire du réseau de connexion électrique 3 de la plaque support 1 et susceptibles d'être connectés à un circuit extérieur grâce au connecteur électrique 28 ou à des billes métalliques ou des zones métalliques en surface équivalentes.

En référence aux figures 7 à 12, on va maintenant décrire les différentes étapes de fabrication d'un autre boîtier semi-conducteur optique repéré d'une manière générale par la référence 29 et représenté terminé sur les figures 11 et 12.

En se reportant à la figure 7, on voit qu'on dispose pour celà, de façon préfabriquée, d'un substrat 30 constitué par une plaque support qui présente des lignes internes et/ou externes constituant un réseau 31 de connexions électriques et d'un premier composant semi-conducteur 32 tel qu'un micro-processeur ou coprocesseur, la plaque support 30 présentant un passage traversant 33 autour duquel la face

30

1

5

10

15

20

arrière 34 de la plaque support 30 présente un évidement ou lamage annulaire 35.

Dans une première étape de fabrication, on fixe et on connecte électriquement la face avant 36 du composant 32 au fond de l'évidement annulaire 35 par l'intermédiaire d'une multiplicité de billes métalliques 37 réparties qui sont interposées entre des plots métalliques de connexion 37a et 37b réalisés en surface d'une part sur la face avant 36 du composant 32 et d'autre part au fond de l'évidement 35. Dans cette position assemblée, le composant 32 pénétre légèrement dans l'évidement 35.

Dans une seconde étape de fabrication représentée sur la figure 8, on installe la plaque support 30 et le composant 32 de la figure 1 tels que montés dans un moule 38 qui présente du côté de la face arrière 34 de la plaque support 30, une cavité 39 dans laquelle s'étend le composant 32 et, du côté de la face avant 40 de la plaque support 30, une cavité annulaire 41. Le moule 38 présente une partie 38a qui s'engage dans le passage traversant 33 de la plaque support 30 et qui vient en contact avec la face avant 36 du composant 32 de façon à obstruer le passage entre la plaque support 30 et le composant 32 dans lequel sont disposées les billes métalliques 37.

Ensuite, on injecte une matière d'enrobage dans les cavités 39 et 41 du moule 38 de manière d'une part à encapsuler le composant 32 et les billes de connexion électrique 37 dans un bloc 42 et d'autre part à créer une paroi annulaire en saillie 43. Cette paroi en saillie 43 détermine une cavité 44 du côté de la face avant 40 de la plaque support 30 qui s'étend en profondeur jusqu'à la face avant 36 du composant 32. Puis, on procède au démoulage.

Dans une troisième étape de fabrication représentée sur la figure 9, on fixe par l'intermédiaire d'une couche de colle, ou tout autre moyen, la face arrière d'un second composant semi-conducteur 19 sur la face avant 36 du composant 32 et au centre du fond de la cavité 4, la face avant 46 du composant 19 présentant comme dans l'exemple précédent un capteur optique 47 dans sa partie centrale.

35

. 1

5

10

15

20

25

Ensuite, comme dans l'exemple précédent, on relie électriquement la face avant 46 du composant optique 45 au réseau de connexion électrique 31 de la plaque support 30 par des fils de connexion électrique 48.

5

Dans une quatrième étape de fabrication représentée sur la figure 10, comme dans l'exemple précédent, on ferme la cavité 4 grâce à un couvercle transparent 49 dont on fixe la périphérie sur l'extrémité 50 de la paroi moulée en saillie 43 de façon à encapsuler le composant optique 45 et les fils de connexion électrique 48 dans la cavité 44.

10

Dans une cinquième étape de fabrication représentée sur la figure 11, comme dans l'exemple précédent, on fixe sur la partie découverte de la plaque support 30 et on connecte au réseau 31 des composants électroniques passifs 51 et un organe de connexion électrique extérieure 52 ou une multiplicité de billes métalliques espacées de connexion électrique extérieure.

15

20

En se reportant à la figure 13, on voit qu'on a représenté un boîtier 53 qui se différencie des boîtiers 1 décrits en référence aux figures 1 à 6 par le fait qu'on moule uniquement le bloc d'encapsulage 15 et que la partie en saillie 17 et le couvercle 25 sont remplacés par un couvercle 54 en forme de cuvette dont le bord périphérique est collé sur la face avant 13 de la plaque support et dont le fond 56 s'étend à distance du composant 19, de façon à délimiter une cavité d'encapsulage 57, ce fond 56 étant transparent. La même disposition pourrait être appliquée au boîtier 29 décrit en référence aux figures 7 à 12.

25

Selon d'autres réalisations, les composants électroniques passifs auraient pu être intégrés aux blocs moulés précités ou fixés au fond desdits cavités.

30

La présente invention ne se limite pas aux exemples cidessus décrits. Bien des variantes sont possibles sans sortir du cadre défini par les revendications annexées.

5

10

15

20

25

30

#### **REVENDICATIONS**

- 1. Procédé de fabrication d'un boîtier semi-conducteur optique, caractérisé par le fait qu'il consiste, successivement :
- à fixer sur une face arrière d'un plaque support de connexion électrique (2) un premier composant semi-conducteur (4) tel qu'un microprocesseur et à relier électriquement ce premier composant à ladite plaque support,
- à mouler sur la face arrière de ladite plaque support un bloc d'encapsulation (15) dudit premier composant,
- à fixer par la face avant de ladite plaque un second composant semi-conducteur (19) dont une face avant comprend un capteur optique (21) et à relier électriquement ce second composant à ladite plaque support,
- et à encapsuler ledit second composant (19) sur la face avant de ladite plaque support (2).
- 2. Procédé selon la revendication 1, caractérisé par le fait qu'il consiste :
- à mouler sur la face arrière de ladite plaque support un bloc d'encapsulation (15) dudit premier composant et sur la face avant de ladite plaque support la paroi en saillie (17) d'une cavité (18),
- à fixer au fond de ladite cavité un second composant semiconducteur (19) dont une face avant comprend un capteur optique (21) et à relier électriquement ce second composant à ladite plaque support,
- et à fermer ladite cavité par un couvercle (25) au moins en partie transparent.
- 3. Procédé selon la revendication 1, caractérisé par le fait qu'il consiste à encapsuler ledit second composant (19) sur la face avant de ladite plaque support (2) grâce à un couvercle (54) en forme de cuvette.
- 4. Procédé selon la revendication 1, caractérisé par le fait qu'il consiste à fixer ledit second composant (19) sur la face avant (13) de ladite plaque support.
- 5. Procédé selon la revendication 1, caractérisé par le fait qu'il consiste à fixer ledit second composant (45) sur la face avant dudit

• 35

- premier composant (32), au travers d'un passage (33) de ladite plaque support (30).
  - 6. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à relier électriquement ledit premier composant à ladite plaque support par des fils électriques (7).
  - 7. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à relier électriquement ledit second composant à ladite plaque support par des fils électriques (22).
  - 8. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à fixer et relier électriquement ledit premier composant (32) à ladite plaque support (30) par des billes de connexion électrique (37) s'interposant entre eux.
  - 9. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à fixer et relier électriquement un organe de connexion électrique extérieure (28) sur une partie découverte de ladite plaque support.
  - 10. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à fixer et relier électriquement des billes de connexion électrique extérieure sur une partie découverte de ladite plaque support.
  - 11. Procédé selon l'une quelconque des revendications précédentes, caractérisé par le fait qu'il consiste à fixer et relier électriquement au moins un composant passif (27) sur ladite plaque support.
  - 12. Boîtier semi-conducteur optique, caractérisé par le fait qu'il comprend :
    - une plaque support de connexion électrique (2),
  - un premier composant semi-conducteur (4) tel qu'un microprocesseur dont une face avant est fixée sur une face arrière de ladite plaque support,
  - des premiers moyens de connexion électrique (7) dudit premier composant à ladite plaque support,

30

5

10

15

20

1	- un second composant semi-conducteur (19) dont une face avant comprend un capteur optique (21) et dont une face arrière est
	portée par ladite plaque support, - des seconds moyens de connexion électrique dudit second
5	composant à ladite plaque support, - un bloc d'encapsulage (15) dudit premier composant sur la

face arrière de ladite plaque support,
- une cavité d'encapsulage (18, 57) au fond de laquelle est

- une cavité d'encapsulage (18, 57) au fond de laquelle est disposé ledit second composant et dont la paroi est au moins en partie transparente,

- et des moyens de connexion extérieure (28) disposés sur une partie découverte de ladite plaque support.

13. Boîtier selon la revendication 12, caractérisé par le fait que la paroi de ladite cavité (18) comprend une paroi d'encapsulation (17) en saillie sur la face avant de ladite plaque support et un couvercle (25) fixé sur l'extrémité avant de ladit paroi en saillie et au moins en partie transparent.

14. Boîtier selon la revendication 12, caractérisé par le fait que la paroi de ladite cavité (18) comprend un couvercle en forme cuvette fixé sur la face avant de ladite plaque support.

15. Boîtier selon l'une quelconque des revendications 12 à 14, caractérisé par le fait qu'il comprend au moins un composant passif (27) disposé sur ladite plaque support (2).

16. Boîtier selon l'une quelconque des revendications 12 à 15, caractérisé par le fait que les dits premiers moyens de connexion électrique comprennent des fils électriques (7).

17. Boîtier selon l'une quelconque des revendications 12 à 16, caractérisé par le fait que lesdits premiers moyens de connexion électrique comprennent des billes métalliques (37).

18. Boîtier selon l'une quelconque des revendications 12 à 17, caractérisé par le fait que lesdits seconds moyens de connexion électrique comprennent des fils électriques (22).

19. Boîtier selon l'une quelconque des revendications 12 à 18, caractérisé par le fait que ladite plaque support comprend une partie

35

10

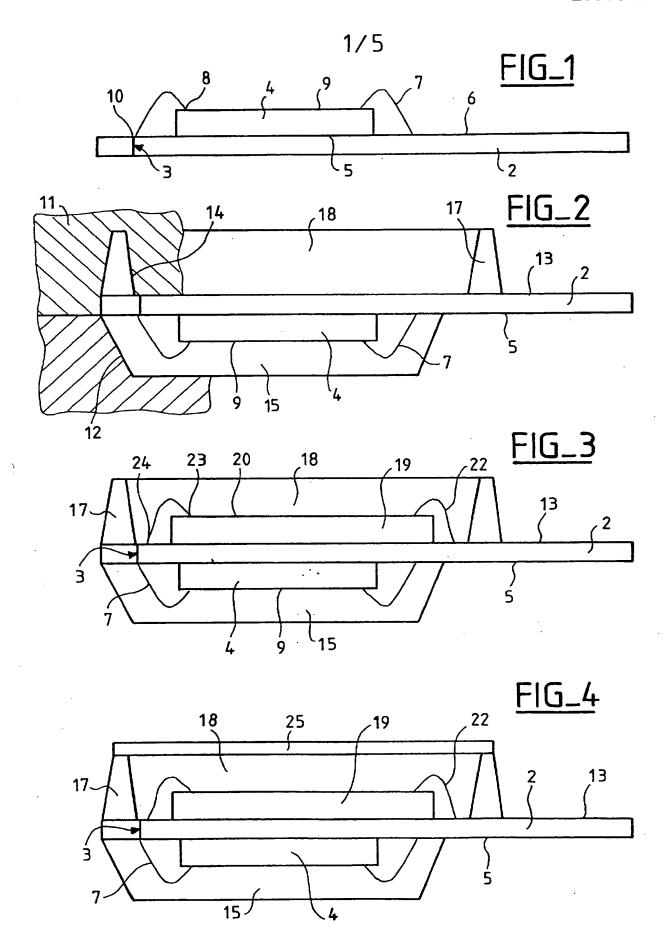
15

20

25

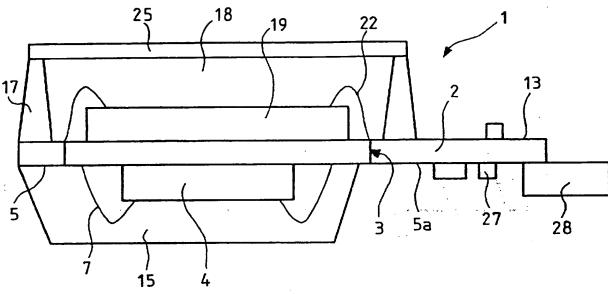
évidée (35) au fond de laquelle est fixé ledit premier composant (32).  20. Boîtier selon l'une quelconque des revendications 12  19, caractérisé par le fait que ladite plaque support comprend une part évidée (33) au fond de laquelle est fixé ledit second composant.  21. Boîtier selon l'une quelconque des revendications 12  20, caractérisé par le fait que la face arrière dudit second composa  (19, 45) est fixée soit directement sur la face avant (13) de ladite plaque support (2) soit sur la face avant (36) dudit premier élément au trave									ns 12 à e partie ns 12 à nposant plaque				
d'un	pas	sage tra	avers	ant (1	33) de	e lad	ite pl	aque	suppo	ort (30	)).		
		÷ .					.,						,
	-	• ,											•
							•						

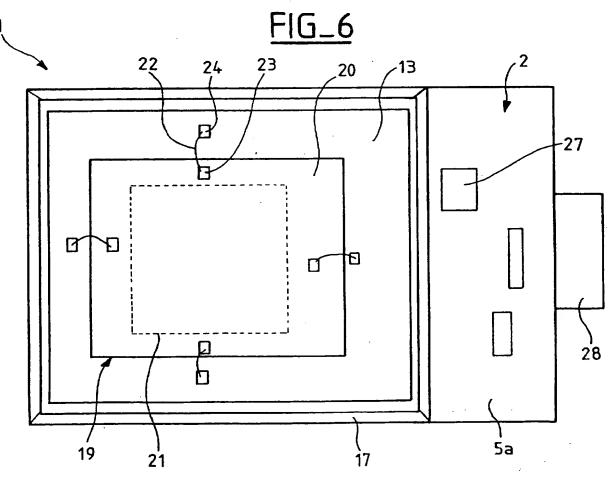
BNSDOCID: <FR\_\_\_2800911A1\_I\_>

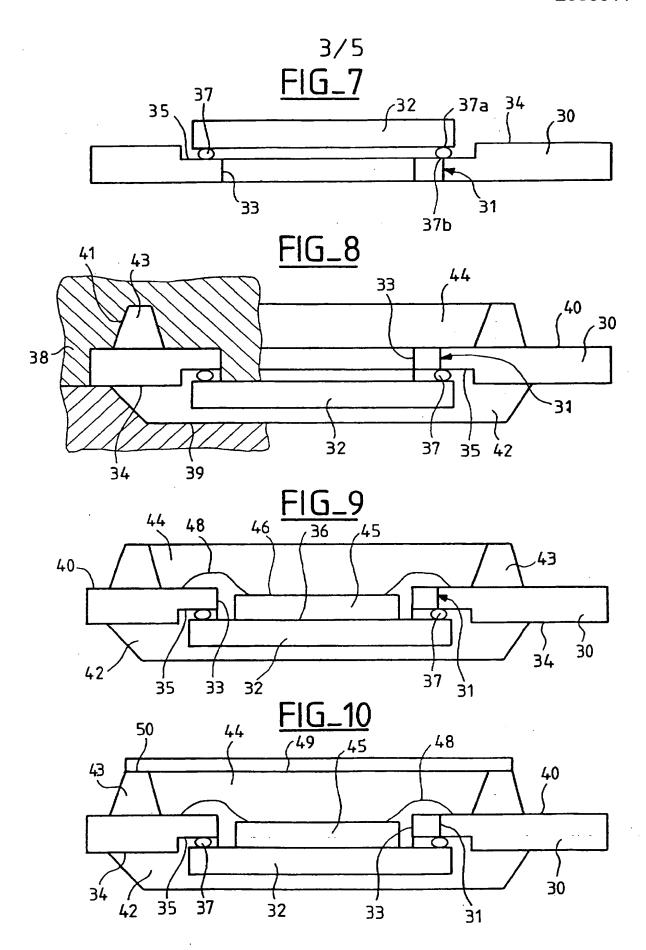


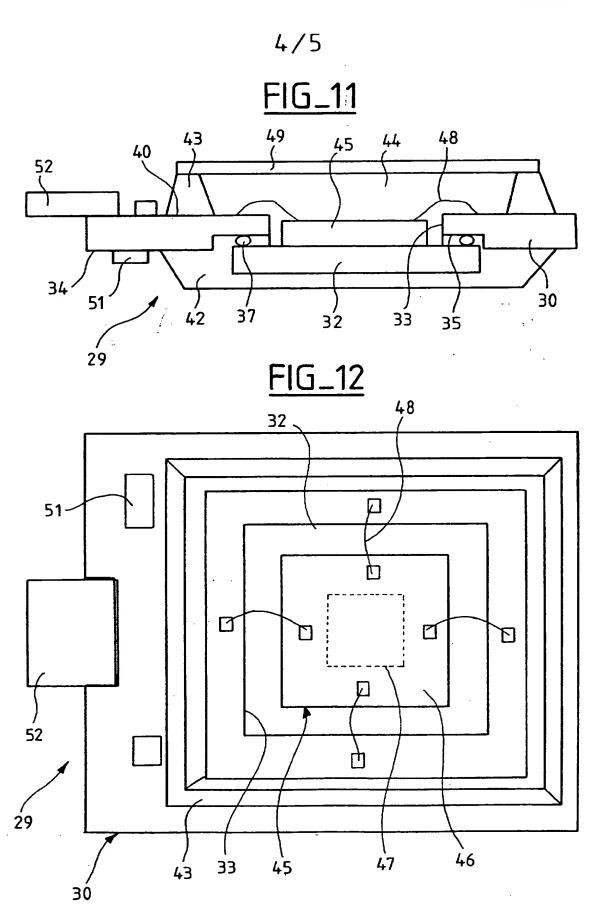


# FIG\_5

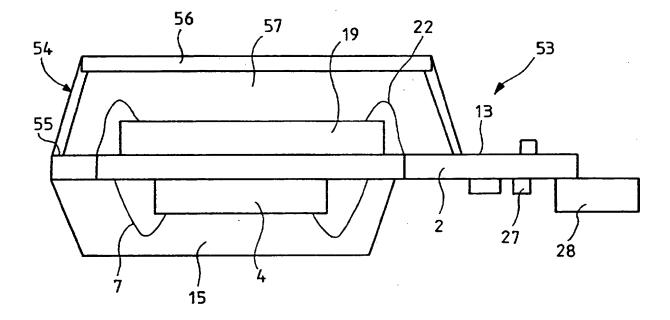








## FIG\_13





### RAPPORT DE RECHERCHE PRÉLIMINAIRE

N° d'enregistrement national

établi sur la base des dernières revendications déposées avant le commencement de la recherche FA 578089 FR 9913778

2800911

DOC	JMENTS CONSIDÉRÉS COMME PERTINENTS	Revendication(s) concernée(s)	Classement attribué à l'Invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	US 5 523 608 A (KITAOKA KOUKI ET AL) 4 juin 1996 (1996-06-04) * figure 3 *		H01L23/043 H01L21/52 H01L31/02
	* colonne 3, ligne 37 - colonne 4, ligne 67 *		
Y		3,14,17, 19,20	
Y	PATENT ABSTRACTS OF JAPAN vol. 013, no. 232 (E-765), 29 mai 1989 (1989-05-29) & JP 01 039048 A (HITACHI LTD; OTHERS: 01), 9 février 1989 (1989-02-09) * abrégé *	3,14	
Y	EP 0 790 652 A (MATSUSHITA ELECTRONICS CORP) 20 août 1997 (1997-08-20) * figures 5-8 * * colonne 6, ligne 53 - colonne 10, ligne 14 *	17,19,20	DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7)
X	PATENT ABSTRACTS OF JAPAN vol. 1998, no. 10, 31 août 1998 (1998-08-31) & JP 10 144965 A (HAMAMATSU PHOTONICS KK), 29 mai 1998 (1998-05-29) * abrégé *	1,12,13, 15,17	H01L
A	EP 0 807 976 A (SONY CORP)  19 novembre 1997 (1997-11-19)  * figures 7-10 *  * colonne 9, ligne 50 - colonne 11 ligne 15 *	1-21	
	Date d'achévement de la recherche		Examinateur
X : parti Y : parti autre	aTÉGORIE DES DOCUMENTS CITÉS  culièrement pertinent à lui seul culièrement pertinent en combinaison avec un et document de la même catégorie re-plan technologique  T: théorie ou princip E: document de bre à la date de dépò de dépòt ou qu'à D: cité dans la dema L: cité pour d'autres	e à la base de l'in vet bénéficiant d'u t et qui n'a été pu une date postèrie ande	ine date, anténeure blié, qu'à cette date

1

P: document intercalaire

& : membre de la meme famille, document correspondant